

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-326116

(43)Date of publication of application : 08.12.1998

(51)Int.Cl.

G05F 1/10  
 G05F 1/56  
 G05F 1/56  
 H02H 3/24  
 H02M 3/28

(21)Application number : 09-133608

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 23.05.1997

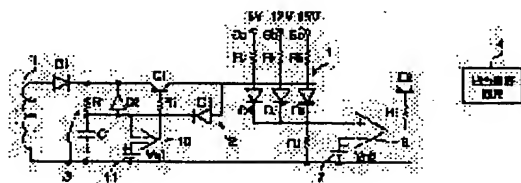
(72)Inventor : SAKURAI KATSUO

## (54) UNDERVOLTAGE PROTECTION CIRCUIT AND MALFUNCTION PREVENTION CIRCUIT THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an undervoltage protection circuit that consists of a small number of parts and therefore, can reduce its production cost.

SOLUTION: This undervoltage protection circuit 1 used for a power unit, which outputs the output voltage of plural systems has a resistance R7 that is connected in common to an end side of every series circuit consisting of the resistances and diodes connected to the output terminals 6a to 6c of plural systems respectively via one of both ends of the R7 with the other end grounded respectively, and a comparator 8, which compares the voltage of the R7 with a prescribed reference voltage level and outputs an output cut-off signal when the undervoltage is caused at one of terminal 6a to 6c.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-326116

(43) 公開日 平成10年(1998)12月8日

(51) Int.Cl. <sup>6</sup>	識別記号	F I
G 0 5 F 1/10	3 0 4	G 0 5 F 1/10 3 0 4 H
1/56	3 1 0	1/56 3 1 0 X
	3 2 0	3 2 0 C
H 0 2 H 3/24		H 0 2 H 3/24 A
H 0 2 M 3/28		H 0 2 M 3/28 F
審査請求 未請求 請求項の数2 O L (全 5 頁)		

(21) 出願番号 特願平9-133608

(22) 出願日 平成9年(1997)5月23日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 櫻井 勝夫

東京都青梅市末広町二丁目九番地 株式会

社東芝青梅工場内

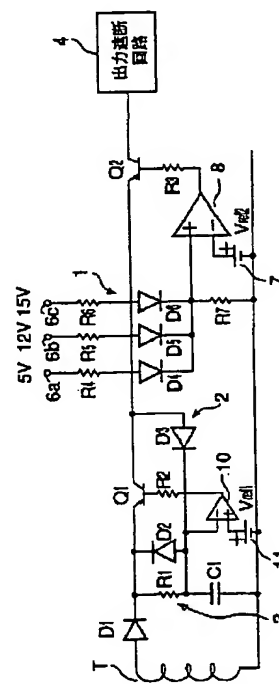
(74) 代理人 弁理士 三澤 正義

(54) 【発明の名称】 不足電圧保護回路及び該不足電圧保護回路の誤動作防止回路

(57) 【要約】

【課題】 本発明は、部品点数が少なく低コストに構成できる不足電圧保護回路を提供する。

【解決手段】 複数系統の出力電圧を出力する電源装置に用いられる不足電圧保護回路1において、複数系統の出力端子6a乃至6cに各々接続された抵抗及びダイオードの直列回路との各直列回路の他端側に一端が共通接続され、他の端が接地された不足電圧検出用の抵抗R7と、この抵抗R7の電圧と所定の基準電圧とを比較し、前記複数系統の出力端子6a乃至6cのいずれかに不足電圧が生じた時出力遮断信号を出力する比較器8とを有するものである。



## 【特許請求の範囲】

【請求項1】 複数系統の出力電圧を出力する電源装置に用いられる不足電圧保護回路において、複数系統の出力端子に各々接続された抵抗及び逆流防止素子の直列回路と、

この各直列回路の他端側に一端が共通接続され、他の端が接地された不足電圧検出抵抗と、

この不足電圧検出抵抗の電圧と所定の基準電圧とを比較し、前記複数系統の出力端子のいずれかに不足電圧が生じた時出力遮断信号を生成する比較器と、

を有することを特徴とする不足電圧保護回路。

【請求項2】 所定の遅延時間を持った遅延特性を有する抵抗及びコンデンサからなる遅延回路から電圧が供給され、複数系統の出力電圧を出力する電源装置に用いられる不足電圧保護回路の誤動作防止を行う誤動作防止回路であって、

トランスの出力巻線に接続された整流ダイオードにより整流された電圧を、前記遅延回路のコンデンサの充電電圧に応じてオン動作することで前記不足電圧保護回路に供給するシャントシグネラータと、

このシャントシグネラータの出力端と前記抵抗、コンデンサの接続端との間に接続され、前記シャントシグネラータのオン動作により前記抵抗を短絡するダイオードとを有することを特徴とする不足電圧保護回路の誤動作防止回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、不足電圧保護回路及び該不足電圧保護回路の誤動作防止回路に関するものである。

## 【0002】

【従来の技術】従来、複数の出力電圧（例えば、5V、12V、15V等）を出力する各種のスイッチング電源装置のような電源装置においては、図3に示すような回路構成を採用している。

【0003】図3に示す電源装置は、一次側がスイッチング駆動されるトランスTの二次側に、整流ダイオードD1を介して、抵抗、コンデンサ回路の充放電を利用した遅延回路21、3系統構成の不足電圧保護回路22、出力遮断回路23を接続し、3系統構成の不足電圧保護回路により各々不足電圧の保護を図りつつ5V用、12V用、15V用の各出力端子24a、24b、24cに、5V、12V、15Vからなる3系統の出力電圧を出力するようになっている。

【0004】前記3系統構成の不足電圧保護回路22における例えば5V用の不足電圧保護回路22aの回路例を図4に示す。

【0005】この不足電圧保護回路22aは、遅延回路21からの電圧が抵抗R11を介して印加されるトランジスタQ11と、トランジスタQ11のベース回路に接続され

た抵抗R11、抵抗R12と、この抵抗R12と出力端子24aとの間に接続された定電圧保護用のツェナーダイオードZD11と、前記トランジスタQ11のコレクタにアノードが接続されたダイオードD11とを有する構成となっている。

【0006】他の不足電圧保護回路22b、22cも、不足電圧保護回路22aと同様な回路構成となっている。

## 【0007】

10 【発明が解決しようとする課題】しかしながら、上述した従来例における不足電圧保護回路22の場合、不足電圧保護回路22a乃至22cの各出力電圧を各々検出し、これらのワイヤードオアをとって出力遮断回路23により出力を遮断させていた。この場合、不足電圧を保護する出力系統の数の分（上述した例では不足電圧保護回路22a乃至22cにからなる3系統分）だけ各々トランジスタ1個、抵抗3個、ツェナーダイオード1個、ダイオード1個の回路素子が必要となり、部品点数が極めて多くなってしまいう課題があった。このこと

20 は、出力系統の数が5系統、6系統と増えれば増える程顕著になる。  
【0008】また、上述した従来例においては、電源の投入、遮断時に不足電圧保護回路22の誤動作を防ぐためにコンデンサの充放電を利用した遅延回路21が設けられているが、この場合、遅延回路21による遅延時間のために、トランスTの一次側に印加されるスイッチング電流のパルス幅が狭い場合、コンデンサの充放電動作が不十分となり、前記不足電圧保護回路22が正常に動作しない可能性が生じるという課題があった。

30 【0009】本発明は、上記事情に鑑みてなされたものであり、部品点数が少なく低コストに構成できる不足電圧保護回路及び該不足電圧保護回路を正確に動作させることができる誤動作防止回路を提供することを目的とする。

## 【0010】

40 【課題を解決するための手段】請求項1記載の発明は、複数系統の出力電圧を出力する電源装置に用いられる不足電圧保護回路において、複数系統の出力端子に各々接続された抵抗及び逆流防止素子の直列回路との各直列回路の他端側に一端が共通接続され、他の端が接地された不足電圧検出抵抗と、この不足電圧検出抵抗の電圧と所定の基準電圧とを比較し、前記複数系統の出力端子のいずれかに不足電圧が生じた時出力遮断信号を生成する比較器とを有することを特徴とするものである。

50 【0011】この発明によれば、複数系統の出力端子に各々接続された抵抗及び逆流防止素子の直列回路におけるいずれかの不足電圧を、不足電圧検出抵抗及び比較器により監視し、複数系統の出力端子のいずれかに不足電圧が生じた時出力遮断信号を生成するようにしたものであるから、従来例に比べ不足電圧の検出を行うための回

路構成を簡素化し、製造コストの低廉化を図れる。

【0012】請求項2記載の発明は、所定の遅延時間を持った遅延特性を有する抵抗及びコンデンサからなる遅延回路から電圧が供給され、複数系統の出力電圧を出力する電源装置に用いられる不足電圧保護回路の誤動作防止を行う誤動作防止回路であって、トランスの出力巻線に接続された整流ダイオードにより整流された電圧を、前記遅延回路のコンデンサの充電電圧に応じてオン動作することで前記不足電圧保護回路に供給するシャントシグネラータと、このシャントシグネラータの出力端と前記抵抗、コンデンサの接続端との間に接続され、前記シャントシグネラータのオン動作により前記抵抗を短絡するダイオードとを有することを特徴とするものである。

【0013】この発明によれば、前記ダイオードの動作で遅延回路による遅延後の時定数を短縮し、負荷等の影響でトランスのデューティ比が小さくなくても動作を続けることにより、より確実に不足電圧保護回路の誤動作を防止することが可能となる。

【0014】

【発明の実施の形態】以下に、本発明の実施の形態を詳細に説明する。

【0015】図1は、本発明の実施の形態の電源装置における不足電圧保護回路1及び誤動作防止回路2を含む回路図である。

【0016】本実施の形態の電源装置は、一次側がスイッチング駆動されるトランスTの二次側に、整流ダイオードD1を介して接続した遅延回路3と、シャントレギュレータ及び誤動作防止回路2と、5V、12V、15Vからなる3系統の出力電圧を出力する3系統構成の不足電圧保護回路1と、出力遮断回路4とを有している。

【0017】前記不足電圧保護回路1は、5V用、12V用、15V用の各出力端子6a、6b、6cに各々接続された抵抗R4、R5、R6と、抵抗R4、R5、R6の各他端にそれぞれアノードが接続された逆流防止用のダイオードD4、D5、D6と、各々のダイオードD4、D5、D6のカソード同士の共通接続部と接地（GND）との間に接続した抵抗R7と、ダイオードD4、D5、D6のカソード同士の共通接続部に一方の入力端子が、基準電圧源7（出力電圧VREF2）の陽極に他方の入力端子が接続された比較器8と、比較器8の出力端子に抵抗R3を介してベースを接続し、前記遅延回路3から出力遮断回路4への電圧供給をオン、オフするトランジスタQ3とを有している。

【0018】遅延回路3、シャントレギュレータ及び誤動作防止回路2は、ダイオードD1により整流された電圧を充電するためのコンデンサC1と、充電時に時間を遅らせる時定数を設定するための抵抗R1と、コンデンサC1の充電電圧を検出する比較器10、基準電圧源11（出力電圧VREF1）、抵抗R2、トランジスタQ1からなるシャントレギュレータと、トランジスタQ1のコレクタ側にアノードが接続され、カソードを前記コンデンサC1と抵抗R1との接続部に接続したダイオードD3とを具備している。さらに、前記R1に並列接続され電源遮断時にコンデンサC1の電荷を速やかに放電させるダイオードD2を具備している。

【0019】次に、本実施の形態の作用を説明する。

【0020】前記遅延回路3において、整流ダイオードD1によって整流された電圧は、抵抗R1を介してコンデンサC1に充電される。この抵抗R1、コンデンサC1によって不足電圧保護回路1へ供給する電圧を遅延させ、コンデンサC1の電圧がVref1に達した時点でトランジスタQ1がオンする。一旦トランジスタQ1がオンすると、誤動作防止回路2を構成するダイオードD3を介して抵抗R1がバイパスされるため、抵抗R1による遅延がなくなり、コンデンサC1の電圧はトランスTの巻線電圧のピーク値まで充電されることになり、従来回路の課題であったスイッチングのパルス幅が狭いときにおいても、不足電圧保護回路1を正確に動作させることができる。尚、ダイオードD2は電源遮断時にコンデンサC1の電荷を速やかに放電させる動作を行う。

【0021】このような動作により、遅延回路3における遅延動作後の時定数を小さくし、負荷などの影響でトランスTのデューティ比が小さくなくても動作を続けることにより、より確実に不足電圧保護回路1の保護動作を実行させることが可能となる。

【0022】次に、上述した不足電圧検出回路1の動作を説明する。この不足電圧検出回路1によれば、前記抵抗R7に流れる電流によって電圧の低下を検出する方式を採用し、各抵抗R4、R5、R6を各々の定格電圧に応じて一定の電流を流す値に設定することによりそれぞれをワイヤードオフし、出力端子6a乃至6cのうちのいずれかの出力電圧が低下し、抵抗R7に流れる電流が低下したとき比較器8の出力電圧がローになり、これにより、トランジスタQ2がオンし、出力遮断回路4に信号を送り、出力を遮断させる。

【0023】この構成により、従来回路では1系統当たり既述した如く6個の回路素子が必要であったのに対し、本実施の形態では1系統当たり抵抗及びダイオードの合計2個の回路素子により従来例と同様の動作を実現できる。

【0024】また、従来回路では、不足電圧の検出にトランジスタのVBEやツェナー電圧を利用しているため、温度による変動要素が多かったが、本実施の形態では、基準電圧源8を設けているため、変動要素はVREF2に依存することになり、従って基準電圧源8に精度の良いものを用いれば変動を僅少に抑えることができる。

【0025】図2は本発明の他の実施の形態を示すものであり、図2に示す他の実施の形態において、図1に示す電源装置における遅延回路3、不足電圧保護回路1及び誤動作防止回路2の場合と同一の機能を有するものに

5

は同一の符号を付して示す。

【0026】図2に示す本発明の他の実施の形態においては、前記比較器8及び基準電圧源7に代えてこれらと同様な機能を有する市販の集積回路（IC）15を用い、前記比較器10及び基準電圧源11に代えてこれらと同様な機能を有する市販の集積回路（IC）16を用いたことが特徴である。

【0027】このような構成によっても、図1に示す電源装置における遅延回路3、不足電圧保護回路1及び誤動作防止回路2の場合と同様な作用、効果を発揮させることができる。

【0028】尚、図1、図2に示す各実施の形態において、前記抵抗R4とダイオードD4、抵抗R5とダイオードD5、抵抗R6とダイオードD6は、各々入れ替えた回路構成としても同じ動作を実行させることが可能である。

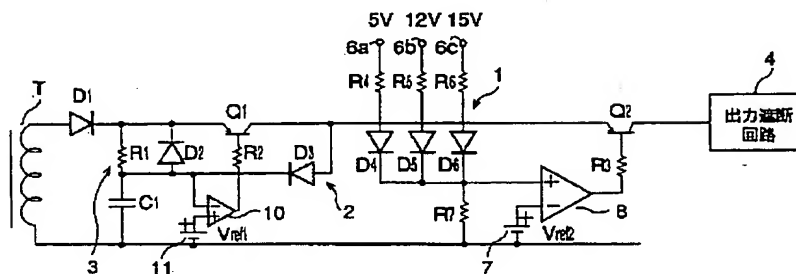
【0029】

【発明の効果】請求項1記載の発明によれば、従来例に比べ不足電圧の検出を行うための回路構成を簡素化し、製造コストの低廉化を図れる不足電圧保護回路を提供することができる。

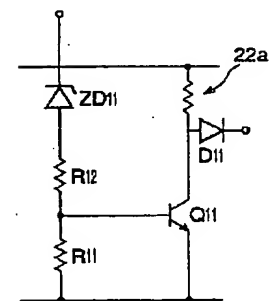
【0030】請求項2記載の発明によれば、負荷等の影響でトランスのデューティ比が小さくなくても動作を続けることにより、より確実に不足電圧保護回路の誤動作を防止することが可能な誤動作防止回路を提供することができる。

【図面の簡単な説明】

【図1】



【図4】



【図1】本発明の実施の形態の電源装置における不足電圧保護回路及び誤動作防止回路を示す回路図である。

【図2】本発明の実施の形態の電源装置における不足電圧保護回路及び誤動作防止回路の他例を示す回路図である。

【図3】複数の出力系統を有する電源装置の概略構成図である。

【図4】図3に示す電源装置における5V用の不足電圧保護回路の回路図である。

【符号の説明】

- 1 不足電圧保護回路
- 2 誤動作防止回路
- 3 遅延回路
- 4 出力遮断回路
- 6a 出力端子
- 6b 出力端子
- 6c 出力端子
- 7 基準電圧源
- 8 比較器
- 10 比較器
- 11 基準電圧源
- T トランス
- D1 ダイオード
- Q1 トランジスタ
- D3 ダイオード
- R7 抵抗

